



국가인적자원개발컨소시엄 (재직자)
24년도 한국공학대학교 교육프로그램

(LED IT·융합 스마트조명 인력양성)
- LED/광/반도체/디스플레이 및 설계분야 -

2024. 1



□ 문의처 (한국공학대학교 나노반도체융합센터)

1. 담당 : 안수완 팀장 (010-3325-9596)
류진광 담당 (031-8041-0952)
2. 전화 : 031-8041-0950, 0952
3. 팩스 : 031-8041-0951
4. 메일 : kurosora@tukorea.ac.kr / ledchamp@naver.com
5. 주소 : 경기도 시흥시 산기대학로 237(정왕동)
한국공학대학교 산학융합관 436호 나노반도체융합센터

□ 교육 대상

1. 고용보험 가입 재직자 (사전 협약체결 요망)
2. 유료 수강시 센터 문의요망 (대표, 미취업자, 학생 비대상)

□ 신청 방법

1. 교육참가신청서 및 개인정보활동동의서 작성후 메일/팩스 송부
2. 홈페이지 온라인 신청 가능(<http://champ.tukorea.ac.kr>)

□ 제공 사항

1. 교재, 부교재, 중식, 다과 제공
2. 수료증 발급 (출석 80% 이상시)
3. 교내 주차 가능
4. 장거리 교육생을 위한 학교 게스트하우스 이용 안내 제공

□ 기타 사항

1. 일부 교육과정은 한국공학대학교 외부에서 진행됨
2. 계획된 일정 이외에 협약기업의 교육수요 발생시 협의를 통해
과정 추가 개설 가능함 (협약기업의 맞춤형 교육 가능함)
3. 교육일정은 변경될 수 있으므로 사전 문의 요망

□ LED IT·융합 스마트 조명 인력양성교육 연간교육일정표

No	과정명	교육기간		교육일정 (월)												대규모기업 부담금
		일 수	시 간	1	2	3	4	5	6	7	8	9	10	11	12	
1	LED/반도체 패키징 기술	2	12				29 - 30			30 - 31						49,000
2	박막재료 분석 기술	2	12			28 - 29				25 - 26						51,140
3	반도체 고장 분석 기술(입문)	1	6		23		16									23,960
4	반도체 고장 분석 및 신뢰성 평가기술(심화)	2	12					21 - 22		9 - 10						49,000
5	반도체 산업기술 동향 분석	1	4			14						23				14,110
6	반도체소자 설계기법과 8대 공정기술	1	6				17			24						24,390
7	시스템반도체 경쟁력 강화 및 8대 공정기술 고도화	2	12						27 - 28			4 - 5				47,930
8	OLED 기술	2	12					23 - 24						7 - 8		47,930
9	디스플레이 제조 기술	2	12									12 - 13		21 - 22		47,930
10	유연 스트레처블 디스플레이 기술	2	12				25 - 26					1 - 2				48,790
11	미래 유망 Micro LED 응용 및 기술	1	6					2		11						24,600
12	Verilog-HDL을 활용한 FPGA 디지털회로 설계 실습	2	12						13 - 14		20 - 21					47,720
13	AI인공지능 자율주행 자동차 실습	2	12								8 - 9		10.31 - 11.01			44,060
14	CATIA Basic 과정 부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(입문)	4	32			5 - 8	2 - 5		11 - 14							93,320
15	CATIA Surface 과정 부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(심화)	3	24			11 - 13		27 - 29								77,100
16	3DCS 과정 부제-전기·자율주행차를 위한 3차원 조립품질 분석	3	24			18 - 20			17 - 19	15 - 17		9 - 11		18 - 20		73,610
17	기하공차 과정 부제-전기·자율주행차를 위한 글로벌 설계이론	3	24		19 - 21		22 - 24							21 - 23		73,420
18	시스템반도체를 위한 PCB 설계	2	12						20 - 21		29 - 30					42,580
19	시스템반도체 집적회로 설계 (Layout 과정)	2	12									26 - 27		28 - 29		42,580
20	Zemax OpticStudio를 활용한 차세대 광융합 부품 설계	2	12			6 - 7		29 - 30			27 - 28			13 - 14		37,230

01. LED/반도체 패키징 기술

교육 시간	(1차) 04. 29~30일 (월~화) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 07. 30~31일 (화~수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (49,000원) 자부담
교육 개요	<ul style="list-style-type: none"> ● LED 패키징 / CSP 기술 / 형광체 기술 및 적용 기술 습득 ● 나노 융합 고방열 접착 소재 이해 ● LED 광원의 신뢰성 및 광학 특성에 영향을 미치는 소재 정보 습득 ● 반도체 Package 소개 / 종류 / 각 공정의 이해
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	LED 패키징 및 CSP 기술 및 LED용 형광체 기술 및 적용기술
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	나노 융합 고방열 접착 소재 및 메카니즘의 이해 및 LED 광원의 신뢰성 및 광학 특성에 영향을 미치는 소재
	15:00~15:50	
	16:00~16:50	
2일차	10:00~10:50	반도체 Package 소개 및 반도체 Package의 종류 (각 Package 특징 / 전망)
	11:00~11:50	
	13:00~13:50	반도체 Package 공정 (Wafer Back Grinding & Sawing 공정, Die Bonding & Wire Bonding)
	14:00~14:50	
	15:00~15:50	신 반도체 Package 공정 및 장비 (Wafer Bonding, Molding & Finish)
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

02. 박막재료 분석 기술

교육 시간	(1차) 03. 28~29일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 07. 25~26일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (51,140원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 박막재료 분석기술 개관 및 박막 재료 표면 분석 기술 원리 및 응용 (AES, XPS, SIMS 등) ● 형태분석 응용 기술(1)-주사전자현미경, 표면 미세구조분석, 원소분석기술 등 ● 형태분석 응용 기술(2)-투과전자 현미경, 시편준비 및 응용, 해석 기술 등 ● X-ray 결정구조 분석 및 측정기술 습득
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	박막재료 분석기술
	11:00~11:50	
	13:00~13:50	박막재료 표면분석 기술 - 원리 및 응용 (AES, XPS, SIMS 등)
	14:00~14:50	
	15:00~15:50	형태분석 응용 기술(1) - 주사전자현미경, 표면 미세구조 분석, 원소 분석기술 등
	16:00~16:50	
2일차	10:00~10:50	형태분석 응용 기술(2) - 투과전자 현미경 시편준비 및 응용
	11:00~11:50	
	13:00~13:50	형태분석 응용 기술(2) - 투과전자 현미경 해석 기술 등
	14:00~14:50	
	15:00~15:50	X-ray 결정구조 분석 및 측정
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

03. 반도체 고장 분석 기술(입문)

교육 시간	(1차) 02. 23일 (금) 1일, 총 6H (1일 6H - 10:00 ~ 17:00) (2차) 04. 16일 (화) 1일, 총 6H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (23,960원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 고장 분석 개요 및 절차 습득 ● 전자부품 고장 분석 사례 이해 ● 전기적, 광학적 특성을 이용한 반도체 고장 분석 사례 이해 ● 열적 특성을 이용한 반도체 고장 분석 사례 이해
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	고장 분석 개요 및 절차 및 전자부품 고장 분석 사례
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	전기적, 광학적 특성을 이용한 반도체 고장 분석 사례 및 열적 특성을 이용한 반도체 고장 분석 사례
	15:00~15:50	
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

04. 반도체 고장 분석 및 신뢰성 평가기술(심화)

교육 시간	(1차) 05. 21~22일 (화~수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 07. 09~10일 (화~수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (49,000원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 반도체 동작 및 구조 이해 및 반도체 신뢰성 평가 국제 표준 이해 ● 반도체 전기적 특성 평가 이해 및 시험 이해 ● 열 및 수분, 온도 및 습도에 의한 고장 메커니즘 및 신뢰성 평가 시험 사례를 통한 지식 습득 ● 정전기 방전 및 소프트 오류 반도체 고장 메커니즘 및 신뢰성 평가 시험 사례를 통한 지식 습득 ● 능동소자 고장 분석 사례 습득
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	반도체 이해 및 고장, 반도체 신뢰성 평가 및 관련 국제 표준
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	반도체 전기적 특성 평가 시험 이해 및 습득
	15:00~15:50	
	16:00~16:50	
2일차	10:00~10:50	반도체 환경 평가 분석
	11:00~11:50	반도체 전기적 특성 평가 시험
	13:00~13:50	
	14:00~14:50	
	15:00~15:50	능동소자 고장분석 사례
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

05. 반도체 산업기술 동향 분석

교육 시간	(1차) 03. 14일 (목) 1일, 총 4H (1일 4H - 13:00 ~ 17:00) (1차) 03. 26일 (화) 1일, 총 4H (1일 4H - 13:00 ~ 17:00) (4차) 08. 23일 (금) 1일, 총 4H (1일 4H - 13:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (14,110원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 나노급 반도체 기술동향 ● 마이크로프로세스 기술 발전 ● 반도체 제조공정기술 산업 ● 패키지 관련 산업동향
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	13:00~13:50	3나노급 반도체 양산기술 및 HBM 및 NAND Flash 기술 동향
	14:00~14:50	DPU Data Processor 및 RISC-V 아키텍처 응용
	15:00~15:50	FAB 공정기술 산업동향
	16:00~16:50	최신 패키지 산업기술 동향

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

06. 반도체소자 설계기법과 8대 공정기술

교육 시간	(1차) 04. 17일 (수) 1일, 총 6H (1일 6H - 10:00 ~ 17:00) (2차) 07. 24일 (수) 1일, 총 6H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (24,390원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 반도체 산업 동향과 경쟁력 강화 ● 반도체소자(MOSFET, FinFET, DRAM, Flash)와 공정기술 한계극복 이해 ● 반도체의 공정 핵심 8대 공정에 대한 이해
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

□ 교육 시간표

일차	시간	과목명
1일차	10:00~10:50	반도체 산업 동향과 경쟁력 강화 - 2024년 반도체 산업 동향 - 시스템 반도체 비전과 전략 반도체소자(MOSFET, FinFET, DRAM, Flash)와 공정기술 한계극복
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	반도체 8대 공정기술 이해 (Photo, Etch, Clean, CMP, Diffusion, IMP, Metal, CVD)
	15:00~15:50	
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

07. 시스템반도체 경쟁력 강화 및 8대 공정기술 고도화

교육 시간	(1차) 06. 27~28일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 09. 04~05일 (수~목) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (47,930원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 시스템반도체 사업 경쟁력 강화를 위한 전략 ● 반도체 소자의 공정기술 한계 극복 기술 ● 4차 산업에 따른 시스템 반도체의 종류와 전략을 이해 ● 반도체 제조의 핵심 8대 공정기술에 대한 이해
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

□ 교육 시간표

일차	시간	과목명
1일차	10:00~10:50	시스템반도체의 기술현황과 전략
	11:00~11:50	
	13:00~13:50	반도체 소자의 공정기술 한계 극복
	14:00~14:50	
	15:00~15:50	4차 산업혁명과 시스템 반도체 (AI반도체, 자율주행차, 사물인터넷, 빅데이터, 양자컴퓨터, 5G 이동통신등)
	16:00~16:50	
2일차	10:00~10:50	반도체 8대 공정기술1-노광공정 및 식각공정
	11:00~11:50	
	13:00~13:50	반도체 8대 공정기술2-CMP, CVD 및 Diffusion
	14:00~14:50	
	15:00~15:50	반도체 8대 공정기술3-IMP, Metal, 세정
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

08. OLED 기술

교육 시간	(1차) 07. 30~31일 (화~수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 11. 07~08일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (47,930원) 자부담
교육 개요	<ul style="list-style-type: none"> ● OLED 산업현황 및 전망, 개론 ● OLED Encapsulation, Backplane 기술 습득 ● OLED 재료 및 소자 기술 습득 ● OLED 패터닝 및 평가 기술 습득
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	OLED 산업현황 및 전망
	11:00~11:50	
	13:00~13:50	OLED Encapsulation 기술
	14:00~14:50	
	15:00~15:50	AMOLED Backplane 기술
	16:00~16:50	
2일차	10:00~10:50	OLED 재료 및 소자
	11:00~11:50	
	13:00~13:50	OLED 패터닝 기술
	14:00~14:50	
	15:00~15:50	OLED 평가 기술
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

09. 디스플레이 제조 기술

교육 시간	(1차) 09. 12~13일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 11. 21~22일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (47,930원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 융복합 Display 기술동향 습득 ● Display 기술개관 및 제조 공정 이해 ● AMOLED, Flexible Display 기술 습득 ● Micro LED 디스플레이 기술 습득
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	융복합 디스플레이 기술동향
	11:00~11:50	
	13:00~13:50	디스플레이 기술 개론
	14:00~14:50	
	15:00~15:50	디스플레이 제조 공정
	16:00~16:50	
2일차	10:00~10:50	AMOLED 기술
	11:00~11:50	
	13:00~13:50	Flexible 디스플레이 기술
	14:00~14:50	
	15:00~15:50	Micro LED 디스플레이 기술
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

10. 유연 스트레처블 디스플레이 기술

교육 시간	(1차) 04. 25 ~ 26일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 08. 01 ~ 02일 (목~금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (48,790원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 플렉서블 디스플레이 개론 및 최신기술동향 기술 Review 습득 ● 기계적 성질 개론 및 박막 응력 개론 습득 ● 최신 플렉서블/폴더블 핵심 기술 습득 ● 스트레처블 디스플레이 기술 개론 및 최신 동향 습득 ● 스트레처블 소재/공정/소자 기술 습득 ● 플렉서블/스트레처블 디스플레이 평가 및 표준동향 습득
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	플렉서블 디스플레이 개론 및 최신기술동향 기술 Review
	11:00~11:50	
	13:00~13:50	기계적 성질 개론 및 박막 응력 개론
	14:00~14:50	
	15:00~15:50	최신 플렉서블/폴더블 핵심 기술 (기계적 응력과 소자 연구)
	16:00~16:50	
2일차	10:00~10:50	스트레처블 디스플레이 및 웨어러블 기술 개론 및 최신 동향
	11:00~11:50	
	13:00~13:50	스트레처블 소재/공정/소자 기술 개론
	14:00~14:50	
	15:00~15:50	플렉서블/스트레처블 디스플레이 평가 및 표준동향
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

11. 미래 유망 Micro LED 응용 및 기술

교육 시간	(1차) 05. 02일 (목) 1일, 총 6H (1일 6H - 10:00 ~ 17:00) (2차) 07. 11일 (목) 1일, 총 6H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (24,600원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 마이크로 LED 디스플레이 기술개요 습득 ● 마이크로 LED 전사 기술 습득 ● 초소형 디스플레이 제조 기술동향 습득
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	마이크로 LED 디스플레이 기술 개요
	11:00~11:50	
	13:00~13:50	마이크로 LED 전사 기술 및 초소형 디스플레이 제조 기술동향
	14:00~14:50	
	15:00~15:50	마이크로 LED 전사 기술 및 초소형 디스플레이 제조 기술동향
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

12. Verilog-HDL을 활용한 FPGA 디지털회로 설계 실습

교육 시간	(1차) 06. 13 ~ 14일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 08. 20 ~ 21일 (화 ~ 수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (47,720원) 자부담
교육 개요	<ul style="list-style-type: none"> ● Verilog HDL 문법, Xilinx FPGA 기반 개발보드 ● 조합회로 및 순차회로 설계 ● 응용회로 설계
* 사전 준비 *	<p>출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망) 실습장비 : FSK-III (Xilinx FPGA기반 개발보드, 리버트론제작) - 2인 1EA S/W : Xilinx 홈페이지에서 Vivado Design 다운로드</p>

□ 교육 시간표

일차	시간	과목명
1일차	10:00~10:50	Xilinx Vivado SDK 설치 및 반도체 설계 과정
	11:00~11:50	
	13:00~13:50	디지털회로 이해 및 설계툴 사용법
	14:00~14:50	
	15:00~15:50	Verilog HDL 문법 및 디지털 조합회로 설계
	16:00~16:50	
2일차	10:00~10:50	디지털 순차회로 설계 (플립플롭 및 카운터, 시프트레지스터)
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	응용회로 설계 (7세그먼트 LED제어 설계, 캐릭터 LCD 제어 설계)
	15:00~15:50	
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

13. AI인공지능 자율주행 자동차 실습

교육 시간	(1차) 08. 08 ~ 08. 09일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 10. 31 ~ 11. 01일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (44,060원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 라즈베리파이 기반의 자율주행자동차 원격 조종 ● 주행 데이터 수집 및 딥러닝 학습모델 생성 (파이썬, OpenCV 소스 제공) ● 학습데이터 적용 및 딥러닝 자율주행 자동차 완성
* 사전 준비 *	<p>출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망) 개인노트북 지참 필요 (OS - 윈도우 버전) 개별 자율주행 자동차 키트 사용 원격조정 실습</p>

□ 교육 시간표

일차	시간	과목명
1일차	10:00~10:50	자율주행 자동차의 조립 및 개발환경 구성
	11:00~11:50	
	13:00~13:50	자동차의 기본기능 익히기
	14:00~14:50	
	15:00~15:50	자동차 무선 조정 기능 만들기 및 카메라를 활용한 자율주행자동차 만들기 실습
	16:00~16:50	
2일차	10:00~10:50	딥러닝 자율주행 자동차 - 데이터 획득 실습 및 모델생성 실습
	11:00~11:50	
	13:00~13:50	딥러닝 자율주행 자동차 - 모듈 적용 후 자율주행
	14:00~14:50	
	15:00~15:50	딥러닝 자율주행 자동차 - 성능 개선 및 물체 감지
	16:00~16:50	

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

14. CATIA Basic 과정

부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(입문)

교육 시간	(1차) 03. 05 ~ 08일 (화 ~ 금) 4일, 총 32H (1일 8H - 09:00 ~ 17:30) (2차) 04. 02 ~ 05일 (화 ~ 금) 4일, 총 32H (1일 8H - 09:00 ~ 17:30) (3차) 06. 11 ~ 14일 (화 ~ 금) 4일, 총 32H (1일 8H - 09:00 ~ 17:30)
교육 장소	부평 교육장 [인천 부평구 육동로 36 자이엘빌딩 (부평역 남부역 1번 출구 근처)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (93,320원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 3프로파일(스케치)과 평면, 축 개념을 이해 ● 피쳐 모델링 기능 숙지 ● 단품 설계와 어셈블리의 연계 원리 이해 ● 조립품에 대한 분석력 숙지
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	세부과목명
1일차	09:00~12:50	Class Introduction CATIA V5 Environment , CATIA V5 Com & Option Sketcher Design Concept
	13:30~17:30	Sketcher Design Method Sketcher 실습 및 Q & A Part Design 개요, 특징 , 기법
2일차	09:00~12:50	Part Design - Sketch Based Feature Part Design - 실습 및 Q & A
	13:30~17:30	Part Design - Dress-up Feature Part Design - 실습 및 Q & A
3일차	09:00~12:50	Part Design - Transformation Feature Part Design - 실습 및 Q & A
	13:30~17:30	Part Design - Multi-Body 방법론 Part Design - 실습 및 Q & A
4일차	09:00~12:50	Assembly Design 개요 Assembly Design - Manipulation, Constraint 정의 방법 Assembly Desing - 실습 및 Q & A
	13:30~17:30	Drafting - Sheet & View Creation Drafting - Dimension & Annotation Drafting - 실습 및 Q&A

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

15. CATIA Surface 과정

[부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(심화)]

교육 시간	(1차) 03. 11 ~ 13일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (2차) 05. 27 ~ 29일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30)
교육 장소	부평 교육장 [인천 부평구 육동로 36 자이엘빌딩 (부평역 남부역 1번 출구 근처)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (77,100원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 3차원 고급 곡면 생성 숙지 ● 자유 형상 곡면도면 생성 및 수정 ● 다중의 Surface로 제품 고급 곡면 형상 설계 숙지
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	세부과목명
1일차	09:00~12:50	Class Introduction Generative Shape Design - 개요, 특징
	13:30~17:30	Wireframe Creation Wireframe 실습 및 Q & A
2일차	09:00~12:50	기본 Surface 설명
	13:30~17:30	Surface & Sweep Surface Creation Surface 실습 및 Q & A
3일차	09:00~12:50	Operation Creation 고급 Surface 설명
	13:30~17:30	Generative Shape Design - 실습 및 Q&A

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

16. 3DCS 과정

[부제-전기·자율주행차를 위한 3차원 조립품질 분석]

교육 시간	(1차) 03. 18 ~ 20일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (2차) 06. 17 ~ 19일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (3차) 07. 15 ~ 17일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (4차) 09. 09 ~ 11일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (5차) 11. 18 ~ 20일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30)
교육 장소	부평 교육장 [인천 부평구 육동로 36 자이엘빌딩 (부평역 남부역 1번 출구 근처)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (73,610원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 3차원 조립방법론 개념이해 ● 도면 기입 방법별 공차의 종류 및 입력법 ● 조립성 및 조립품질 현황검증 방법 ● 설계 개선 아이디어 적용 후 비교 검토
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	세부과목명
1일차	09:00~12:50	설계이론
	13:30~17:30	3차원 조립품질 분석 방법론
2일차	09:00~12:50	공차의 종류 및 입력법
	13:30~17:30	정적인 제품의 조립방법
3일차	09:00~12:50	현황 설계 분석 및 설계 개선
	13:30~17:30	최종 실습 예제

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

17. 기하공차 과정

[부제-전기·자율주행차를 위한 글로벌 설계이론]

교육 시간	(1차) 02. 19 ~ 21일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (2차) 04. 22 ~ 24일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30) (3차) 10. 21 ~ 23일 (월 ~ 수) 3일, 총 24H (1일 8H - 09:00 ~ 17:30)
교육 장소	부평 교육장 [인천 부평구 육동로 36 자이엘빌딩 (부평역 남부역 1번 출구 근처)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (73,420원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 기하공차 도면기입 방법의 개념 정립 ● 기하공차 도면의 공차 종류와 기호 이해 ● 기하공차 국제 규격을 통한 문법, 적용 방법 이해
※ 사전 준비 ※	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	세부과목명
1일차	09:00~12:50	GD&T 의 이점 기하 공차의 종류와 기호
	13:30~17:30	Datum 이론, DRF Datum Reference Frame
2일차	09:00~12:50	Basic Dimension 이론
	13:30~17:30	재료 조건(MMC/LMC/RFS)
3일차	09:00~12:50	모양 공차표기법 (Form Tolerance) 윤곽 공차표기법 (Profile Tolerance)
	13:30~17:30	자세 공차표기법 (Orientation Tolerance) 흔들림 공차표기법 (Run out Tolerance)

※ 과목별 강사 및 교육내용은 일부 변경될 수 있음

18. 시스템반도체를 위한 PCB 설계

교육 시간	(1차) 06. 20 ~ 21일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 08. 29 ~ 30일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (42,580원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 시스템반도체를 위한 PCB 설계에 필요한 기본개념 이해 ● 다양한 PCB 회로를 설계할 수 있는 능력 배양 ● PCB 회로설계 및 PCB Artwork 설계 이해 ● PCB 설계 S/W 실습 (Cadence사 OrCAD)
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	PCB 기초
	11:00~11:50	
	13:00~13:50	PCB 회로설계 이해
	14:00~14:50	
	15:00~15:50	PCB Artwork 이해
	16:00~16:50	
2일차	10:00~10:50	OrCAD Capture Schematic 실습
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	OrCAD PCB Editor 실습
	15:00~15:50	
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

19. 시스템반도체 집적회로 설계(Layout 과정)

교육 시간	(1차) 09. 26 ~ 27일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 11. 28 ~ 29일 (목 ~ 금) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (42,580원) 자부담
교육 개요	<ul style="list-style-type: none"> ● Full-custom 방식의 CMOS 집적회로 설계 과정의 이해 및 기술습득 ● 기본적인 회로 설계방법 및 레이아웃 테크닉 등 습득 ● 반도체 설계 S/W 실습 (Cadence사 Spectre 및 Virtuoso)
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

교육 시간표

일차	시간	과목명
1일차	10:00~10:50	Full-custom 설계 이론 강의
	11:00~11:50	
	13:00~13:50	
	14:00~14:50	Cadence Spectre 회로 설계 Tool 실습
	15:00~15:50	
	16:00~16:50	
2일차	10:00~10:50	CMOS 레이아웃 설계 이해
	11:00~11:50	Cadence Virtuoso 레이아웃 Tool 실습
	13:00~13:50	
	14:00~14:50	셀 및 블록 레이아웃 및 DRC/LVS 실습
	15:00~15:50	
	16:00~16:50	

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

20. Zemax OpticStudio를 활용한 차세대 광융합 부품 설계

교육 시간	(1차) 03. 06 ~ 07일 (수 ~ 목) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (2차) 05. 29 ~ 30일 (수 ~ 목) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (3차) 08. 27 ~ 28일 (화 ~ 수) 2일, 총 12H (1일 6H - 10:00 ~ 17:00) (4차) 11. 13 ~ 14일 (수 ~ 목) 2일, 총 12H (1일 6H - 10:00 ~ 17:00)
교육 장소	한국공학대학교 교육장 [경기도 시흥시 산기대학로 237(정왕동)]
교육비	전액 정부 지원 (교육비 및 교재 등) * 대규모기업의 경우 교육비의 20% (37,2300원) 자부담
교육 개요	<ul style="list-style-type: none"> ● 광학설계 기초이론 ● Zemax OpticStudio 소개 ● Sequential Mode를 이용한 결상광학설계 ● Non-Sequential Mode를 이용한 조명광학설계
* 사전 준비 *	출결을 위한 어플 설치 및 회원가입 [출결 어플 - 나의 정보 - 나의 출결 기기 관리] 에서 출결기기 등록 필수 입과시 - 명함 제출 및 신분증 지참 (필히 준비 요망)

□ 교육 시간표

일차	시간	과목명
1일차	10:00~10:50	Zemax 소개 및 기초 광학이론
	11:00~11:50	순차 (Sequential) Mode 메뉴 및 기능설명
	13:00~13:50	순차 (Sequential) Mode 최적화
	14:00~14:50	Multi Configuration (MC)
	15:00~15:50	Zemax를 이용한 결상광학 설계
	16:00~16:50	비구면 렌즈를 활용한 카메라렌즈 설계
2일차	10:00~10:50	Zemax Black Box적용
	11:00~11:50	비순차 (NonSequential) Mode (1)
	13:00~13:50	비순차 (NonSequential) Mode (2)
	14:00~14:50	비순차 (NonSequential) Mode를 이용한 광학계 (1)
	15:00~15:50	비순차 (NonSequential) Mode를 이용한 광학계 (2)
	16:00~16:50	Sequential To NonSequential Mode (혼합모드 설계를 활용한 광부품 설계)

* 과목별 강사 및 교육내용은 일부 변경될 수 있음

□ 한국공학대학교 2024년 훈련과정 대규모기업 자부담비용

No	과정명	일수	시간	대규모기업 부담금
1	LED/반도체 패키징 기술	2	12	49,000
2	박막재료 분석 기술	2	12	51,140
3	반도체 고장 분석 기술(입문)	1	6	23,960
4	반도체 고장 분석 및 신뢰성 평가기술(심화)	2	12	49,000
5	반도체 산업기술 동향 분석	1	4	14,110
6	반도체소자 설계기법과 8대 공정기술	1	6	24,390
7	시스템반도체 경쟁력 강화 및 8대 공정기술 고도화	2	12	47,930
8	OLED 기술	2	12	47,930
9	디스플레이 제조 기술	2	12	47,930
10	유연 스트레처블 디스플레이 기술	2	12	48,790
11	미래 유망 Micro LED 응용 및 기술	1	6	24,600
12	Verilog-HDL을 활용한 FPGA 디지털회로 설계 실습	2	12	47,720
13	AI인공지능 자율주행 자동차 실습	2	12	44,060
14	CATIA Basic 과정 부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(입문)	4	32	93,320
15	CATIA Surface 과정 부제-전기·자율주행차를 위한 기계 및 자동차 부품 3차원 설계(심화)	3	24	77,100
16	3DCS 과정 부제-전기·자율주행차를 위한 3차원 조립품질 분석	3	24	73,610
17	기하공차 과정 부제-전기·자율주행차를 위한 글로벌 설계이론	3	24	73,420
18	시스템반도체를 위한 PCB 설계	2	12	42,580
19	시스템반도체 집적회로 설계 (Layout 과정)	2	12	42,580
20	Zemax OpticStudio를 활용한 차세대 광융합 부품 설계	2	12	37,230